



20-Jun'13 15:05



Realizamos un valioso instrumento para laboratorio, low-cost y capaz de medir con precisión la frecuencia de señales analógicas de BF hasta 10 MHz, TTL y CMOS hasta 50 MHz, pero también componentes de radiofrecuencia hasta 1,1 GHz. Primera parte.

FRECUENCÍMETRO DIGITAL

BASADO EN MICROCONTROLADOR

..... MICHELE MENNITI

El primer objetivo de quien se acerca al mundo de la electrónica es la adquisición de un multímetro digital (una vez fue el tester analógico); pero cuando se comienza a meter mano a circuitos más complejos, no es suficiente. Entonces se empieza a mirar con atención al mundo de la instrumentación profesional o semi-profesional, pero enseguida nos encontramos con el obstáculo más grande: el precio. Un instrumento de medida digno de tal nombre puede costar cientos, incluso miles o decenas de miles de euros, de modo que o renunciamos o nos vemos obligados a recurrir a instrumentos de bajo coste, que enseguida muestran sus limitaciones en cuanto a sensibilidad, precisión y fiabilidad. El proyecto que presentamos elimina el dilema, es un instrumento de medida profesional a un precio accesible a cualquier aficionado.

ESTRUCTURA DEL INSTRUMENTO

El frecuencímetro consta de tres tarjetas: *Sección de alimentación*, *Sección de entradas* y *Sección lógica y display LCD*. La primera toma la alimentación de la red eléctrica y proporciona 5 V para alimentar la lógica. La sección entradas dispone de tres entradas separadas: BF (para señales analógicas desde 1 Hz a 10 MHz), TTL (para señales digitales desde 1 Hz a 50 MHz con duty-cycle variable desde el 20% al 80%) y RF (para señales genéricas y de radiofrecuencia desde 1 MHz a 1,1 GHz). Las entradas se conmutan mediante tres relés reed y solo se puede usar una a la vez. Finalmente tenemos la sección lógica y display LCD, basada en un microcontrolador ATmega328P (aquel de Arduino, para entendernos) y el uso de una librería específica que proporciona la medición de la frecuencia entrante.

te de la sección de las entradas; el firmware analiza la medida y, en el caso de las entradas BF y TTL, gestiona oportunamente el divisor x10 con el fin de obtener la máxima resolución posible. Mediante dos pulsadores se selecciona la entrada a la cual aplicar la señal de medida y el rango (Hz, kHz, MHz, GHz). La medida definitiva se visualiza sobre un LCD, con un número de cifras variable, dependiente de la frecuencia medida y del rango seleccionado.

Hemos previsto el montaje en una caja de plástico con frontal y trasera de aluminio anodizado y orificios en las tapas para una

correcta ventilación durante el funcionamiento.

SECCIÓN DE ALIMENTACIÓN

Omitiendo el filtro anti-RF puesto sobre 220Vac, la tensión 220 Vca se aplica, a través de J1, al primario de TF1, cuyo doble secundario (2x6 V) está conectado en paralelo, de manera que se tenga disponible la máxima corriente entregada por el transformador; la tensión resultante viene rectificada desde un puente de diodos de 1 A, a la salida del cual se obtiene una tensión de alrededor 9 V filtrada por C1 y aplicada a la entrada del integrado estabilizador U1 (LM1117-5.0), de cuya salida podemos tomar los 5 V necesarios para el frecuencímetro. El bajo consumo del instrumento no calienta particularmente el integrado, que puede enfriarse usando el cobre del PCB. C4 filtra la tensión de salida, mientras C2 y C3 previenen eventuales auto-oscilaciones. Inmediatamente después hemos insertado un filtro RF para baja tensión, de tipo CLC, constituido por C5 y C6 y la inductancia L1; este filtro bloquea ruidos de RF que el alimentador podría captar desde el exterior, pero también aquellos que podrían retornar de la Sección de entradas. Sobre el conector J2 tendremos 5 V bien estabilizados y filtrados, para alimentar los otros dos circuitos.

El montaje de este PCB es extremadamente simple: conviene empezar por el integrado, doblando los tres pines con una pinza, de manera que una vez insertados en los taladros del PCB, el agujero que hay sobre la aleta metálica coincida con el que hay en el PCB; de esta manera coincidirán a la perfección la parte metálica del integrado con la superficie de cobre del PCB y lo fijaremos con un tornillo y una tuerca. No hacen falta aislantes, ya que tanto el cobre de la cara superior como la parte inferior, destina-

das a la fijación, están aisladas del plano de masa. Una vez apretado el tornillo de fijación, procedemos a soldar los tres pines de regulador y después todos los otros componentes.

Los condensadores y la inductancia deberán montarse lo más cerca posible del PCB (por razones de inmunidad a la RF), mientras el puente de diodos podrá montarse a 5-7 mm. El último componente a soldar es el transformador; hay que asegurarse de insertar completamente los pines en sus agujeros, de manera que el transformador encaje perfectamente en el PCB. La prueba de este circuito consiste en conectar el terminal de entrada J1 a la red de 220 V y un multímetro entre los terminales de salida, en el rango V DC (10÷20V fondo de escala); apenas aplicamos corriente, leeremos alrededor de 5 V en el multímetro. Una tolerancia de ±100mV es normal y no creará ningún problema al funcionamiento del frecuencímetro. El positivo del J2 está claramente indicado en la serigrafía.

En la Fig. 1 lo vemos montado en la caja y conectado a la Sección 220 Vac, de la que hablaremos más adelante.

SECCIÓN LÓGICA Y DISPLAY LCD

Esta tarjeta se ocupa de gestionar las entradas para recibir, analizar, medir y visualizar la frecuencia. El corazón del circuito es el microcontrolador ATmega328P, que hemos usado con una configuración particular: normalmente el reloj se basa en un cuarzo externo de 16 MHz o en el oscilador interno de 1 MHz o 8 MHz, mientras aquí hemos preferido adoptar un reloj externo, generado por un oscilador de cuarzo mucho más preciso y estable que el interno del ATmega. Para utilizar el reloj externo es necesario establecer los "fusibles" del micro así: low=e0, high=df, extended=07. El ajuste de

CARACTERÍSTICAS TÉCNICAS

- Alimentación externa 220Vca con filtro anti-RF
- Alimentación interna 5Vcc - consumo 140mA
- Visualización Frecuencia sobre display LCD 16 caracteres x 2 líneas
- Retroiluminación regulada automáticamente (disminuye en ausencia de mediciones)
- Tres entradas BNC conmutables electrónicamente: BF, TTL, RF
- Indicación LED de la entrada activa
- Gammas de frecuencia:
 - Entrada BF: 1Hz ~ 10MHz
 - Entrada TTL: 1Hz ~ 50MHz
 - Entrada RF: 1MHz ~ 1,1GHz
- Una entrada RF con conector SMA, en paralelo a la entrada RF con BNC
- Cuatro rangos conmutables electrónicamente: Hz, kHz, MHz, GHz
- Indicación del rango sobre display LCD
- Sensibilidad entradas:

Ingreso TTL	
Frecuencia	Nivel lógico
1Hz-50MHz	3V/12V
Duty Cycle	20%-80%

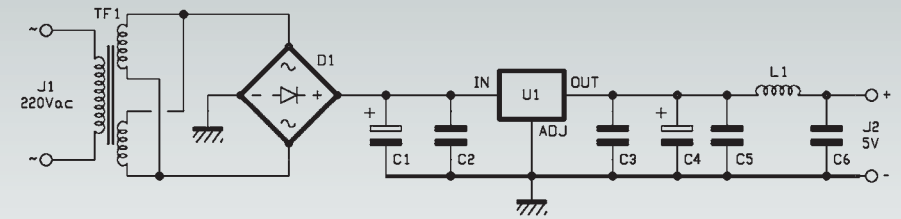
Ingreso RF		Sensibilidad	
Frecuencia	Sensibilidad	Frecuencia	dBm / mVpp
1Hz	135mVpp	1MHz	-6,6 / 300
10Hz	21	5MHz	-13 / 71
100Hz	20	10MHz	-13 / 14
1kHz	20	50MHz	-19 / 7
10kHz	21	100MHz	-19 / 7
100kHz	21	200MHz	-19 / 14
1MHz	19	300MHz	-19,5 / 21
2MHz	16	400MHz	-19 / 25
3MHz	14	500MHz	-17 / 28
4MHz	14	600MHz	-14,1 / 40
5MHz	14	700MHz	-11 / 57
6MHz	14	800MHz	-17,4 / 85
7MHz	18	900MHz	-15,1 / 100
8MHz	24	1000MHz	-10,1 / 200
9MHz	35	1100MHz	-9,2 / 225
10MHz	60	1200MHz	-8,2 / 250

[esquema **SECCIÓN DE ALIMENTACIÓN**]

los fusibles se realiza con la técnica ISP (la misma que permite cargar en el micro el sketch que os proporcionaremos).

El oscilador Q1 necesita de 5 V aplicados al pin 14 respecto al 7 (GND), mientras que su salida (pin 8), en la cual está presente una onda cuadrada TTL de 16 MHz, está conectada al pin 9 del micro; el pin 10 del ATmega queda libre. Pero para garantizar la máxima precisión en la medición no basta usar el oscilador externo: es necesario también una cierta compensación del lado software; para facilitar la operación de calibración final hemos pensado de implementar un elemento hardware, que se sirve del del ADC del micro. Como explica ATMEL, para usar el ADC de la mejor manera posible es necesario desacoplar la alimentación analógica AVCC (20) de aquella general del micro, VCC (7); nosotros lo hemos hecho interponiendo entre estos dos pines un inductor de 10 μ H (L1). Además, entre el pin 20 y GND hemos conectado un condensador de 100 nF (C4).

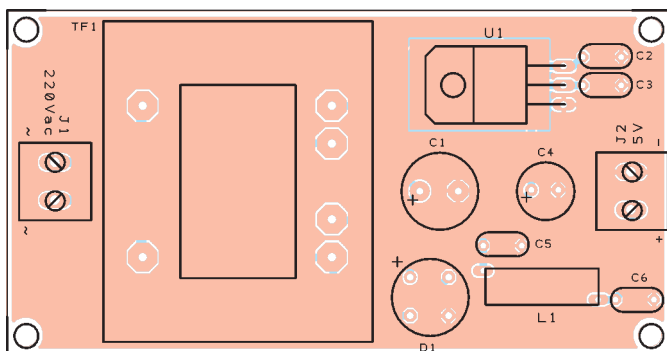
Otro truco es tomar como referencia para el ADC una tensión muy



estable en vez de la de alimentación; en nuestro caso hemos aplicado esto activando por firmware la referencia interna 1,1 V, bastante preciso y muy estable. Tal tensión está disponible entre el pin 21 (AREF) del micro y masa; filtrada por el condensador C3 y aplicada a los extremos de un potenciómetro multivuelta (R2), nos permite aplicar al pin 28 (ADC5) la referencia que servirá para calibrar la precisión de lectura del instrumento. Regulando R2, aplicaremos al pin 28 una tensión entre 0V y 1,1V. Además de leer la frecuencia, el micro gestiona un display LCD de 16 caracteres x 2 líneas, mediante la típica configuración a 4 bit; el potenciómetro R6 sirve para regular el contraste. Merece la pena profundizar un poco en la gestión de la retroiluminación (backlight). En fase de "reposo" del instrumento, cuando no está midiendo, el

pin 18 está a nivel alto, el transistor PNP T1 está entonces cortado, pero la resistencia R5 permite el paso de una corriente que hace funcionar la retroiluminación a baja luminosidad. Cuando por el contrario el micro está efectuando mediciones, el mismo pin 18 va a cero, T1 entra en conducción y llega la máxima corriente posible al LCD. Para tal propósito es importante verificar si el display que usáis tiene la resistencia interna de limitación para la retroiluminación; en caso afirmativo la R3 puede ser un sencillo puente, mientras en caso contrario R3 debe tener una resistencia suficiente para evitar que los LED de retroiluminación se quemen. Los pulsadores P1 y P2, conectados a los pines 4 y 5 del micro, sirven para seleccionar la entrada (BF-TTL-RF) a utilizar para la medición y para cambiar la presentación respectivamente; en el

[montaje **SECCIÓN DE ALIMENTACIÓN**]



Lista de materiales:

C1: 1000 μ F/25 V electrolítico
 C2, C3, C5, C6: 100 nF/63 V poliéster
 C4: 470 μ F/16 V electrolítico
 U1: LM1117-5.0

TF1: Transformador c.s. 2x6V 3VA
 (cód. 6150-2060030M)
 L1: Impedancia VK200
 D1: Puente de diodos 1A

Varios:
 - Terminal 2 vías (2 pz.)
 - Circuito impreso

Fig. 1 - PCB del alimentador con todos los componentes montados.

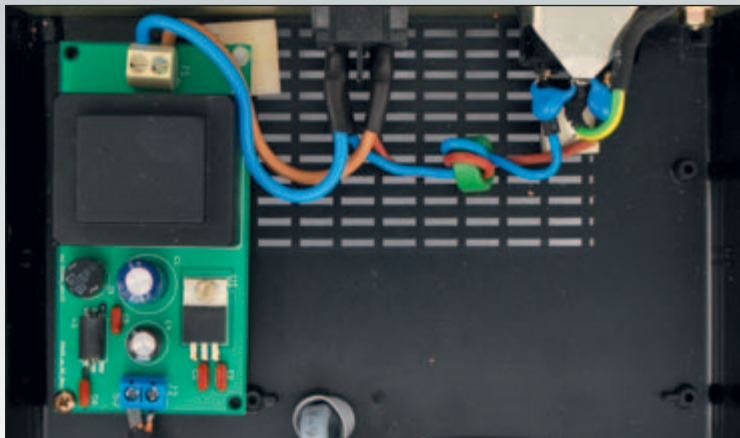
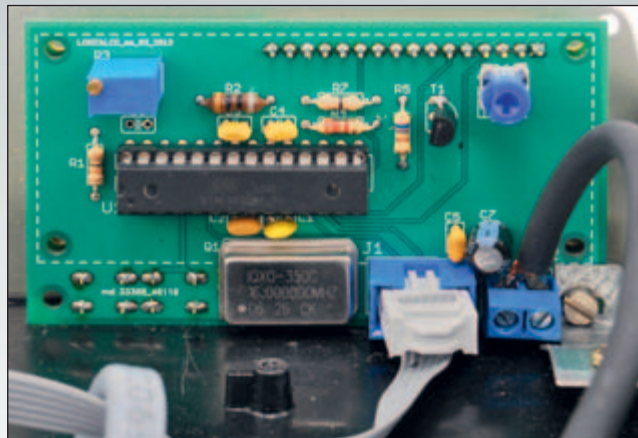


Fig. 2 - PCB de la etapa Lógica cara componentes.



primer caso el pulsador actúa sobre los relés de la Sección de entradas, mientras el segundo la acción desarrollada es exclusivamente por software y el display mostrará la unidad de medida seleccionada (Hz, kHz, MHz, GHz) y la frecuencia medida expresada en base a ella. Por ejemplo, si estamos leyendo una frecuencia de 100 kHz, en base a la presentación seleccionada sobre el display veremos: 100000 Hz, 100.000 kHz, 0.100000 MHz o 0.00100000 GHz.

El conector J1 pone en comunicación directa esta tarjeta con el PCB de la Sección de entradas; cuenta con seis pines (en configuración 3x2) que conectan respectivamente:

- 5 V, para la alimentación general a la Sección de entradas;
- F_IN, la señal proveniente de la Sección de entradas, cuadrada y adaptada a las prestaciones del micro (lo recibe el pin 11);
- control del relé SWC, controlado por el pin 2 del micro;
- control del relé SWB, controlado por el pin 3 del micro;
- control del relé SWA, controlado por el pin 6 del micro;
- GND, para conectar entre ellas las masas de los dos circuitos.

Veamos ahora el montaje del PCB, dejando para el final los dos pulsadores y el LCD, que se deben montar por la cara de soldadura porque deberán sobresalir del panel frontal de la caja.

Normalmente, comenzamos por los componentes más bajos, resistencias e inductancias, prosiguiendo con los condensadores cerámicos y de poliéster, el zócalo del integrado y después el resto de los componentes. Atención al posicionamiento de los dos conectores J1 y J2: el primero debe tener la muesca de referencia hacia el interior del PCB (cosa por otro lado visible sobre la serigrafía) y el segundo debe tener los agujeros para las entradas de los cables dirigidas también hacia el interior del PCB. Si no se respeta esta indicación, en el caso de J1 se invierten las conexiones (la alimentación) mientras que en J2 no sería posible conectar los dos hilos en cuanto colocáramos el panel frontal en la base de la caja.

En cuanto a la polaridad, ningún problema para J1, ya que tiene posición obligada, mientras para J2 hay que prestar atención a la serigrafía: el polo positivo (como para el alimentador) está indicado por la marca "5V" y el símbolo "+". Inicialmente teníamos previsto conectores tipo header, pero después vimos que eran más sensibles a las interferencias de RF y hemos optado por el contacto directo, mediante sistema de tornillo. Para conectar el alimentador a esta etapa es suficiente usar una longitud de hilo blindado para baja frecuencia, con el central conectado a +5V y la malla a GND. En la Fig. 2 veréis el PCB de la etapa de la lógica. Solo

después de haber completado las soldaduras de los componentes montados sobre el lado superior del PCB, podremos completar el montaje del lado de la soldadura con las dos teclas P1 y P2 y el display LCD 16x2. Este último va conectado al PCB mediante una tira de 16 pines soldados por la cara superior PCB; en el caso de los displays que hemos probado nosotros, el solo espesor de plástico de los pines (pocos mm) es suficiente para evitar contactos con el PCB de la lógica. Sin embargo el sistema de cierre de la carcasa que cubre el display, con las pestañas metálicas dobladas sobre el fondo del PCB, podría representar algún problema. A continuación, antes de proceder con la soldadura es necesario insertar ambos PCB sobre la tira de pines y controlar visualmente si hay contacto; en caso afirmativo, habrá que recurrir a un par de distanciadores plásticos de 4 mm de espesor para garantizar una correcta distancia entre los dos PCB. En referencia a esto hay que señalar que para sobresalir del panel frontal, las teclas deben tener un actuador de 13 mm; si fuera preciso distanciar además el display, probablemente será necesario recurrir a pulsadores específicos para montaje en panel, conectándolos al PCB mediante cables. En la Fig. 3 es visible la conexión soldada entre el display y el PCB de la lógica y las dos teclas con actuador de 13 mm

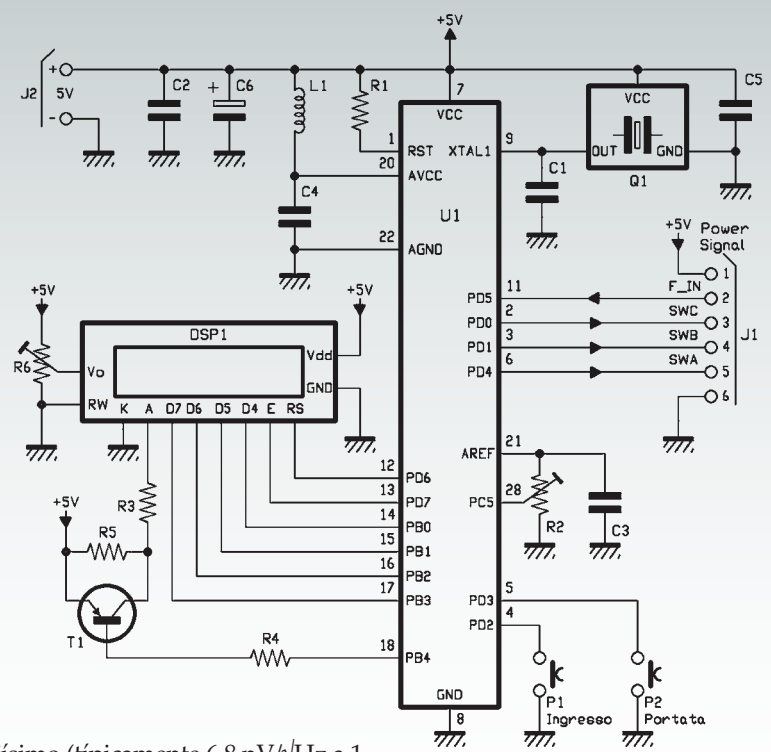
(prestar atención en el momento de comprar, porque muchas veces la longitud del actuador viene indicada sumada a aquella del cuerpo, entonces el de 13 mm se vende como 17 mm). Fíjate también en el pequeño espesor plástico que sirve para evitar el contacto de los pines soldados con el aluminio de la parte interna del panel frontal; permite al display sobresalir cuanto hace falta pero impide el cortocircuito.

SECCIÓN ENTRADAS: BF

Esta etapa recibe y adapta las señales de las tres entradas BF, TTL y RF; incluye también la sección de las conmutaciones, que se ocupa de la selección de la entrada a utilizar y, en el caso de las dos entradas BF y TTL, también de activar o desactivar el divisor x10. Empezaremos por la entrada de BF, cuyo corazón está constituido por dos dobles amplificadores operacionales del Microchip, del tipo MCP662, con características muy respetables: 60 MHz de banda pasante, salida Rail-to-Rail, ruido

bajísimo (típicamente 6,8 nV/√Hz a 1 MHz), consumo de 6 mA. La señal de entrada está limitada a una amplitud máxima de 0,4 Vpp por el circuito de protección constituido por R9 y los diodos Schottky D1 y D2, conectados en antiparalelo.

El siguiente condensador no polarizado (C13) de valor de 10 μF, tiene la misión de bloquear el eventual componente en corriente continua asociado a la señal, antes de que



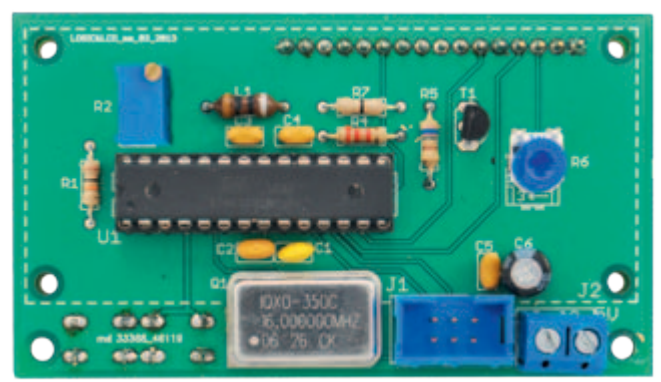
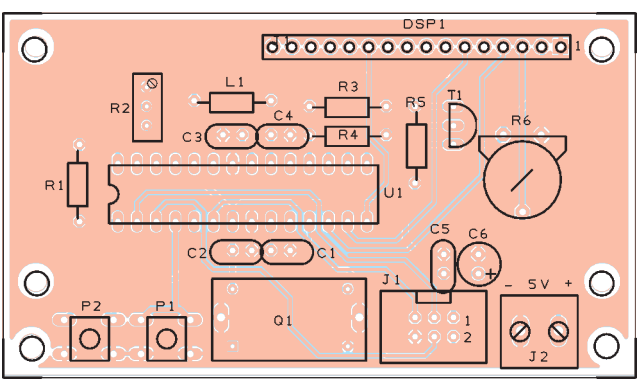
[montaje LOGICA Y LCD]

Lista de materiales

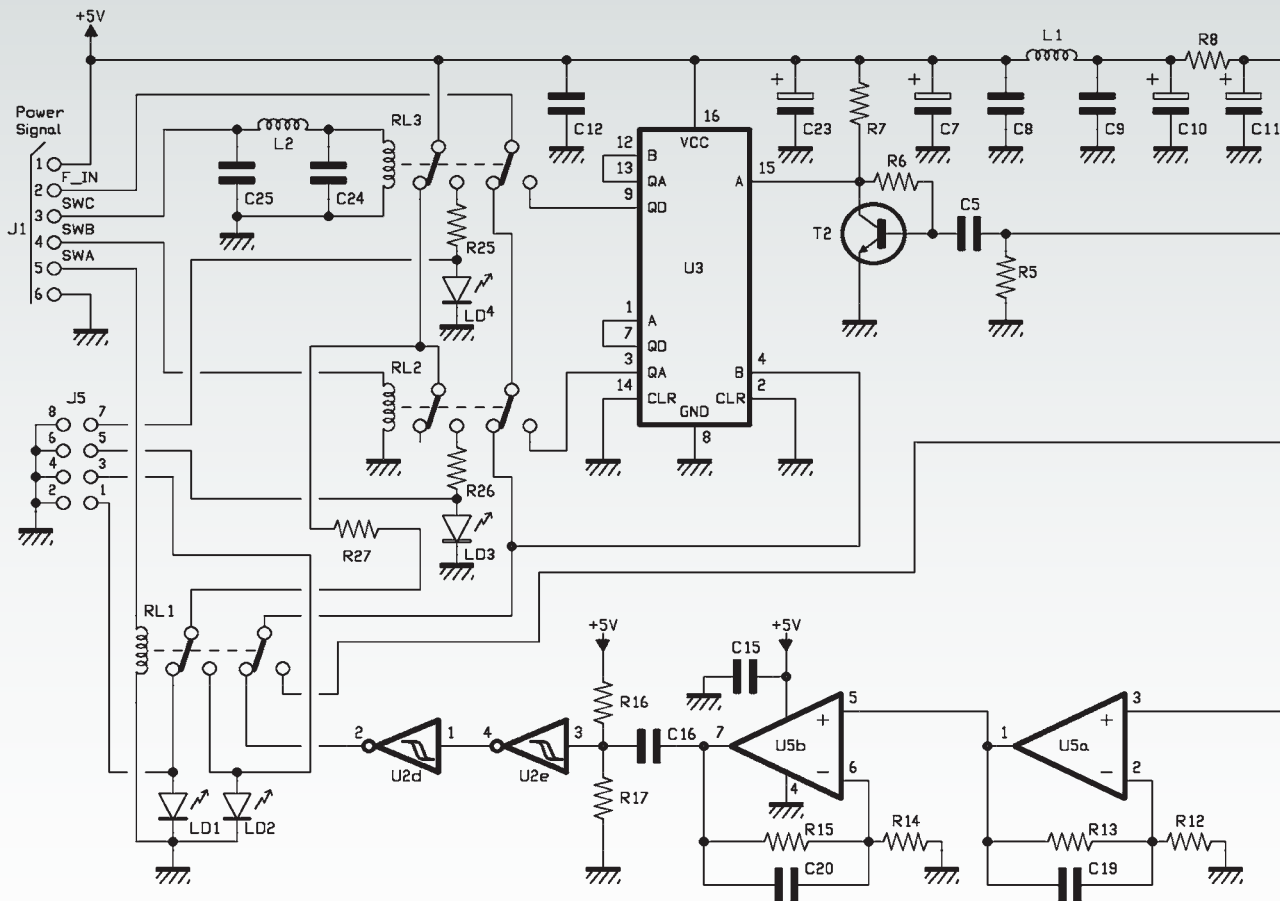
- R1: 10 kohm
- R2: Potenciómetro multivuelta de 1 kohm
- R3: 0 ohm (ver artículo)
- R4: 2,2 kohm
- R5: 680 ohm
- R6: Potenciómetro 10 kohm MO
- C1: 15 pF cerámico

- C2÷C5: 100 nF multicapa
- C6: 100 μF/16 V electrolítico
- U1: ATMEGA328P-U
- T1: BC547
- Q1: Oscilador cuarzo 16MHz (DIL14S)
- P1, P2: Microswitch
- L1: Inductancia 10 μH
- DSP1: Display LCD 16x2

- Varios:
- Terminal 2 vías
 - Conector IDC 6 vías macho
 - Tira de pines macho 16 vías
 - Tira de pines hembra 16 vías
 - Zócalo 14+14
 - Circuito impreso



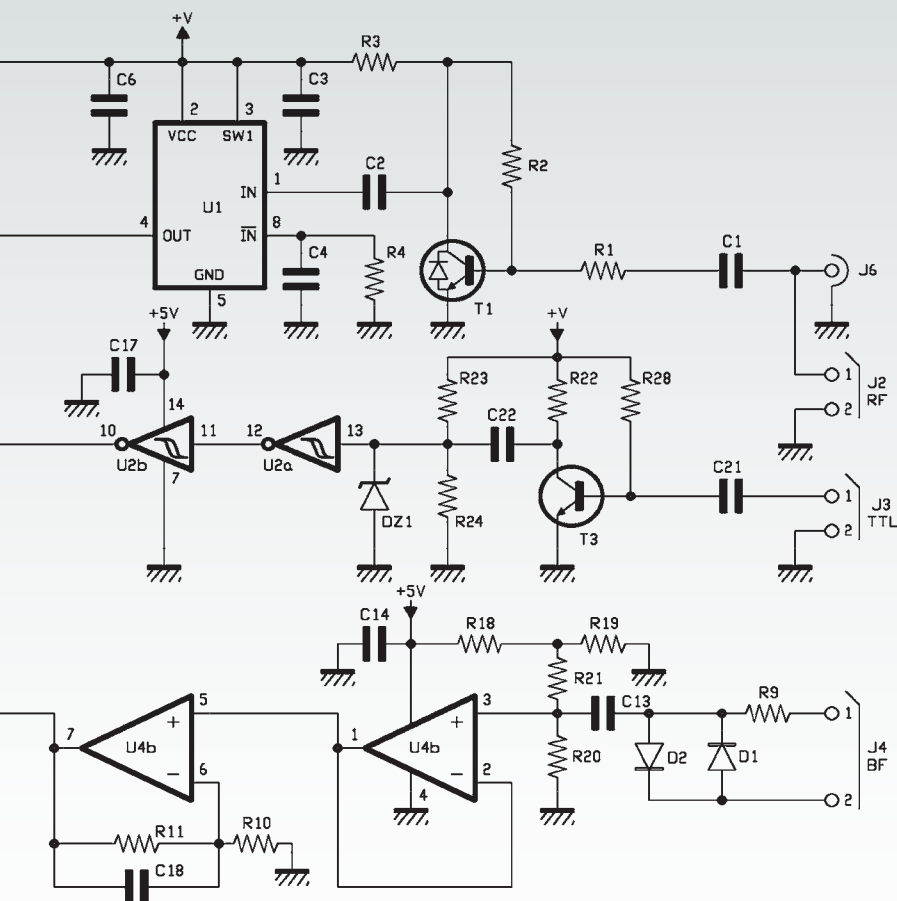
[esquema **SECCIÓN ENTRADAS**]



llegue a la entrada no inversora de U4A, el primero de los dos operacionales del integrado, usado en configuración seguidor de tensión. Esta etapa nos permite obtener una entrada a alta impedancia y al tiempo aplicar un offset CC fijo, de manera que unifique la "posición" de salida de la señal aplicada en entrada. En la práctica con C13 bloqueamos la componente continua asociada a la señal original (de la cual no conocemos la amplitud a priori), y así evitamos la posible saturación de los estados sucesivos, mientras con el circuito constituido por las resistencias R18-R19-R20-R21 aplicamos un offset CC constante de 50 mV. La pareja R18-R19 es un divisor con relación 1:50, entonces en su punto central presenta una tensión de 100 mV; la pareja R20-R21 es un divisor 2:1, que entonces reduce la tensión además a 50 mV. Este "truco"

del doble divisor nos ha permitido tener el offset requerido sobre la entrada no inversora de U4A, pero sin cargarlo con una resistencia de bajo valor óhmico, que habría frustrado el funcionamiento de esta etapa. La etapa seguidor de tensión también tiene la característica de cortar la componente negativa de la señal real; en el caso en que esto sea simétrico respecto a 0, sobre su salida presenta una señal positiva con amplitud $V_{pp}/2$, donde V_{pp} es la amplitud de señal expresada en Voltios pico-pico. La salida de la primera etapa está aplicada a una cadena amplificadora constituida por el segundo operacional de U4 y los dos de U5, todos en configuración no inversora. Tal configuración tiene la característica de amplificar la señal de entrada según la fórmula: $(R_a/R_b)+1$, en la cual R_a es la resistencia puesta entre

la entrada no inversora y la salida (en nuestro caso, para las tres etapas, son R11, R13 y R15), mientras R_b es la resistencia puesta entre entrada no inversora y GND (en nuestro caso R10, R12 y R14). En consecuencia la primera etapa tiene un factor de amplificación de 4,3x, mientras las dos etapas sucesivas ganan 3,2 veces. Puesto que las amplificaciones vienen aplicadas en cascada, obtenemos un factor global de 44x, que expone el circuito entero al riesgo de la auto-oscilación, como hemos podido verificar en la fase experimental. Para estabilizar el sistema ha sido necesario añadir en paralelo a cada resistencia de realimentación un condensador de 1pF (C18, C19 y C20). La salida de la etapa de amplificación completa presenta una señal analógica que va transformada de manera que sea compatible con la entrada del microcontrolador.



De la cuadratura se encargan dos puertas NOT Schmitt-trigger, en serie, pertenecientes a U2 (74HCT14); C16 se ocupa de limpiar la señal de la componente de tensión continua y el divisor R16-R17 adapta los niveles en la salida de la etapa de amplificación con los TTL necesarios para las puertas NOT. En efecto, una puerta lógica TTL reconoce como ALTO una señal con amplitud mínima de 2 V, mientras identifica como BAJO una señal con amplitud máxima de 0,8 V. Sobre la salida de la etapa amplificadora analógica podremos encontrar niveles no compatibles con estos, con el resultado de falsear las medidas o incluso de no ser capaces de medir cualquier cosa. Por ejemplo, si la señal se encontrara en la zona indeterminada de la puerta TTL, por motivo del comportamiento de la puerta NOT Schmitt-trigger, a la salida de la etapa de

cuadratura (pin 2 de U5) encontraremos un nivel BAJO fijo, y entonces el micro no leería ninguna frecuencia. El divisor R16-R17 añade a la señal una componente continua fija de alrededor 1,3-1,4V, que sumada a la amplitud de la señal amplificada, permite alcanzar una amplitud compatible con los niveles TTL. En este punto, en la salida de la etapa de cuadratura, encontraremos una señal perfectamente cuadrada con amplitud de alrededor 5 Vpp. Para haceros una idea del funcionamiento de la etapa de entrada, demos un vistazo a la Fig. 4: la imagen "A" muestra la señal medida directamente sobre el BNC de entrada, aquel que estamos a punto de medir, constituido por una componente

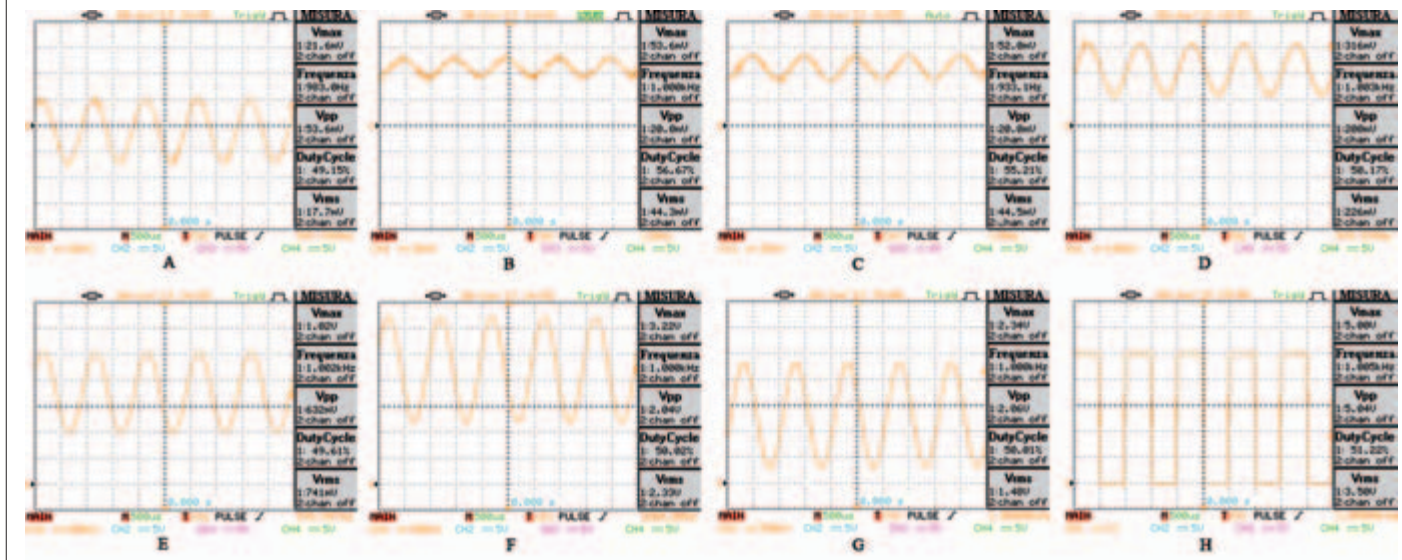
positiva y una negativa respecto al 0 (línea horizontal indicada con "1►"). En "B" vemos la señal como aparece a la entrada de la etapa seguidora de tensión: en práctica la señal ha sido atenuada (de 50 mVpp a 20 mVpp) por los componentes presentes en la entrada, y al tiempo ha sido llevada hasta 50 mV a causa del offset CC aplicado a la señal misma, por eso ahora la señal es toda positiva mientras el offset CC se divide en dos partes: alrededor de 27 mV están por encima de 0 y alrededor de 23 mV quedan debajo de 0. En "C" la señal de salida del primer operacional es prácticamente constante, en cuanto no tiene partes negativas que cortar. En "D" vemos la señal después de la primera amplificación: en la medida ("MISURA") se muestran tanto el valor Vmax (amplitud total de la señal comprendida en la componente CC positiva) y el valor Vpp (amplitud de solo la señal).

La amplificación parecería de alrededor 6x para la señal total y de alrededor 10x para la señal real, en vez del previsto 4,3x, pero los valores en juego son tan bajos que en la medida precedente también la sonda del DSO podría haber atenuado la medida, y aun así la señal ha sido amplificada al menos cuanto se esperaba, si no de más. En "E" vemos la salida del segundo amplificador: aquí la amplificación prevista de 3,2x está perfectamente respetada, porque los 316 mV de la

Fig. 3 - El montaje del display y de las dos teclas con actuador largo.



Fig. 4 – Amplificación y cuadratura de una señal BF a 1 kHz/50 mVpp: los pantallazos están cogidos del osciloscopio digital DSO.

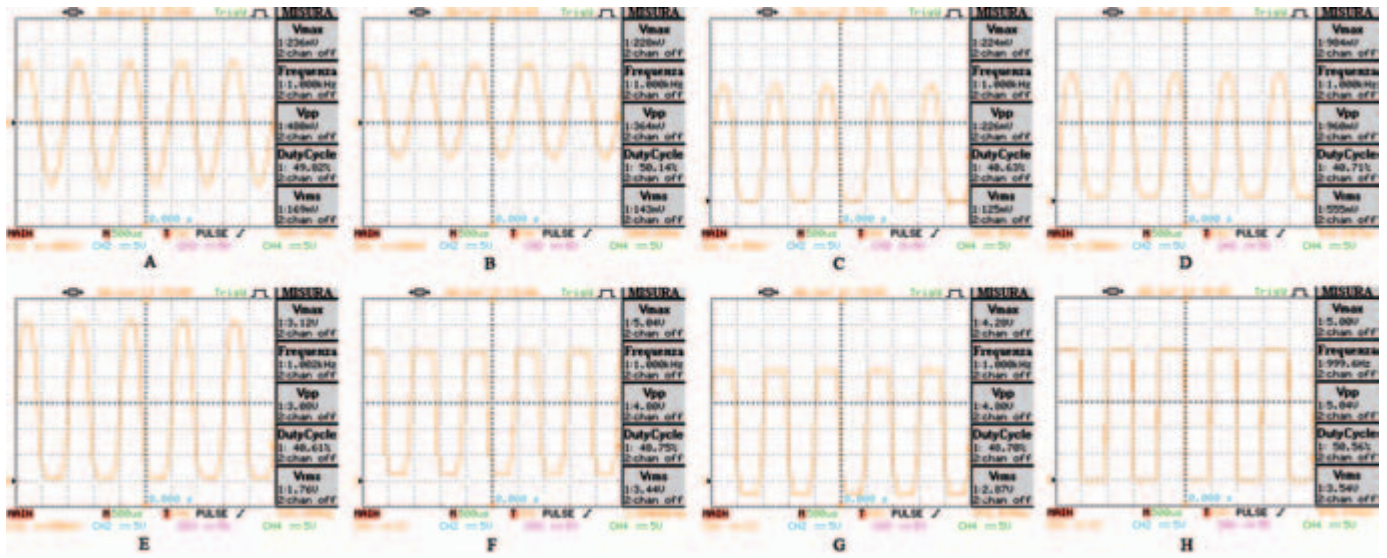


señal completa se han convertido en 1,02 V, mientras los 200 mV de la señal real se han convertido en 632 mV. En "F" tenemos la salida del tercer y último amplificador (3,2x); aquí es todo perfecto: 1,02V se convierten en 3,22V y 632 mV se convierten en 2,04V. Ahora, si aplicásemos esta señal en su totalidad, comprendido el offset CC, directamente a la entrada del "cuadrador", nos encontraremos el pico inferior de la señal real posicionado alrededor de 1,25 V; en efecto el "0" relativo, en «F», está sobre el primer cuadrado en bajo (1▶) y el V/div es de 500 mV, entonces cada cuadrado representa 0,5V. El pico negativo de la señal está posicionado alrededor de 2,5 cuadrados respecto al "0", entonces tenemos $0,5+0,5+0,25=1,25V$; esto significa que el pico inferior se encuentra por encima del umbral máximo de reconocimiento de un nivel BAJO de una puerta TTL. En estas condiciones la primera puerta NOT Trigger Schmitt en su salida tendría un nivel ALTO estable, la segunda un BAJO estable, con lo que no obtendríamos ninguna medida de la frecuencia. En "G" vemos el efecto de los componentes C16, R16 y R17: el condensador elimina el offset CC y el divisor añade un nuevo offset de alrededor 1,3 V; el resultado es que ahora la señal comienza a partir de

alrededor 0,3 V y llega a cerca 2,3 V, lo que es perfectamente compatible con los niveles lógicos TTL. En efecto, en "H" encontramos una onda cuadrada perfecta de 5Vpp, que empieza exactamente en 0 V. ¿Pero por qué aplicamos un offset DC de 1,3V y encontramos 0,3V a la base de la señal? La respuesta la encontramos siguiendo el recorrido de aquellos 50 mV de offset CC iniciales; recordamos que 27 mV se encuentran sobre el "0" y, a la salida del tercer amplificador se habrán convertido en alrededor de: $0,027 \times 4,3 \times 3,2 \times 3,2 = 1,2V$; también los 23 mV negativos han sido amplificados y se han convertido en alrededor de: $0,023 \times 4,3 \times 3,2 \times 3,2 = 1V$. En el momento en el cual la señal atraviesa C16, todo el offset CC (sea positivo o negativo) es eliminado, por lo que la señal real se encuentra cerca de 1 V por debajo del 0; sumamos después 1,3 V con el divisor, la señal se eleva hacia el positivo y se sitúa a partir de 0,3 V por encima de 0 voltios. Y ahora veamos que sucede aplicando en la entrada una señal de alrededor 500 mVpp (Fig. 5). La imagen "A" muestra la señal original, aplicado al BNC de entrada: 1 kHz de frecuencia y una amplitud de alrededor 480 mVpp. En "B" (entrada del seguidor de tensión) la

señal se presenta reducida a alrededor de 360 mVpp por el recorte efectuado por los diodos de protección D1 y D2, pero no queda dividido en partes iguales respecto a 0, porque se ha sumado el offset DC de 50 mV; la parte positiva es amplia, alrededor 230 mV. Como ya comentamos, la etapa seguidora de tensión tiene la característica de cortar la componente negativa de la señal a esa aplicada, en efecto en "C" nos encontramos solo la parte positiva, siempre alrededor 230 mV, mientras el "corte" es evidente en la base de la señal, que aparece plano y coincide con el 0. Todo el offset CC se encuentra por debajo del 0, en efecto los valores Vmax y Vpp coinciden. En "D" vemos el efecto de la amplificación 4,3x (primera etapa): 226 mVpp se convierten en 960 mVpp; es evidente el aumento de la señal todo en la banda positiva (la base es siempre plana). En "E" tenemos $960mV \times 3,2 = 3,08V$ aproximadamente. En "F" notamos algo nuevo: en base a la amplificación 3,2x de esta última etapa, tendríamos que haber obtenido una señal amplificada de aproximadamente 10 Vpp, pero esto es imposible ya que el integrado está alimentado a 5 V y se produce un efecto de saturación, por eso ahora el pico superior (Vmax) coincide precisamente con

Fig. 5 – Amplificación y cuadratura de una señal BF a 1kHz 500mVpp.



los 5V y la señal está recortada a este nivel, mientras en el pico inferior encontramos un offset CC de alrededor 0,2 V; la señal toma una forma muy similar a la onda cuadrada. Con una señal del estilo, con amplitud de 5 V (4,8 V de señal y 0,2 V de offset CC), podremos tranquilamente entrar en la puerta TTL, pero el circuito es el mismo y la señal sufrirá las últimas dos transformaciones. En "G" vemos el efecto de siempre de C16, R16 y R17: el offset CC (2 V aproximadamente, de los cuales 1,8 V están bajo el 0) se elimina con C16; en este punto la señal comenzaría desde -1,8 V y acabaría en 3,2 V, el divisor R16-R17 añade nuevamente 1,3 V y entonces la señal comienza desde -0,5 V y termina en 4,2 V. En "H" ves la señal definitiva a 5 Vpp, referenciada a 0V, regularmente cuadrada: independientemente de la amplitud de la señal en entrada (dentro de los límites de la sensibilidad declarados), en la salida hay siempre una onda perfectamente cuadrada a niveles TTL. Tal señal será aplicada, a través de la sección de conmutación, directamente a la entrada del micro; si su frecuencia es de valor no superior a 5,5 MHz el micro procederá directamente a su medición, mientras que en caso contrario ordenará el paso de la señal a través de un divisor x10 y medirá el resultado.

SECCIÓN ENTRADAS: TTL

La entrada BF permitiría medir señales hasta 10 MHz con amplitudes muy bajas; y serviría medir señales digitales, tipo TTL o CMOS, que tengan una frecuencia compatible con la etapa BF, aunque es preferible utilizar la entrada TTL. Esta entrada acepta amplitudes de 3V a 12 Vpp y frecuencias de 1 Hz a 50 MHz. Por eso no sería posible aplicar tales señales directamente a las usuales par de puertas NOT Trigger Schmitt, que admiten señales hasta 5 V, por lo que hemos previsto una etapa constituida por T3, C21, C22, R22, R23, R24, R28 y DZ1, que limpia la señal en entrada de la componente continua y lleva la amplitud a un nivel tolerable para la puerta NOT, aplicando un offset CC fijo. DZ1 corta las señales con amplitud mayor de 5 V. El transistor entra en conducción en la parte ALTO de la señal y se inhibe en la parte BAJO, transformándola en una señal a amplitud fija que, limpiada por C22 y adaptada por R23-R24, llega a la primera puerta NOT. La etapa de cuadratura se ocupará de limpiar otra vez la señal, transformándola en una señal perfecta de onda cuadrada, con amplitud de aproximadamente 5 Vpp. También en este caso la frecuencia será leída directamente por el micro

para verificar si es mayor de 5,5 MHz y determinar si necesita de una división x10.

Hay que señalar que la alimentación de la primera etapa se toma del circuito de filtrado de la entrada RF (hablaremos más adelante), está indicada como "V+", esto hace posible eliminar los transitorios que habrían creado bastantes problemas a partir de 15 MHz.

La Fig. 6 ayuda a comprender el funcionamiento de la entrada TTL en presencia de señales con amplitud de 3-5-12 Vpp, con frecuencia de 1 MHz.

Iniciamos desde la imagen "A", que muestra la señal aplicada a la entrada TTL, 1 MHz y 3 Vpp, igualmente dividido respecto a 0. En "B" está la señal detectada en el colector de T1, que ahora está ligeramente atenuado (2,5Vpp) y todo negativo (esto a causa del comportamiento "inversor" de T1). En "C" vemos la señal como llega a la entrada de la puerta NOT U2A, después de haber sido trasladada por encima del 0, por obra del divisor. En "D" tenemos la señal de salida de la segunda puerta NOT U2B, perfectamente cuadrada y con amplitud de 5 Vpp. En la imagen "E" se ve la nueva señal en la entrada, 1 MHz y 5 Vpp, siempre simétrico respecto al 0.

En «F» está la señal atenuada (3

Hasta 50 MHz

Para realizar mediciones hasta 50 MHz hace falta tener un integrado 74HCT14 capaz de operar a una frecuencia aún mayor (55-60 MHz). Muchos fabricantes producen tal integrado, pero no todos garantizan ese ancho de banda, por lo que debéis dar un vistazo a los data-sheet y buscar el parámetro *Propagation Delay* (retardo de propagación de la señal) que determina la máxima frecuencia de trabajo y se expresa en ns. Leer el valor *typical* y dividirlo por 1.000: obtendréis la frecuencia en MHz. El integrado usado por nosotros en las pruebas es el MM74HCT14MX producido por Fairchild Semiconductor,

que tiene un *Propagation Delay* igual a 13 ns, con lo que permite trabajar hasta 76,923MHz. En realidad debe ser considerado también el *Transition Time* (tiempo de transición entre H y L o viceversa, también llamado *Maximum output rise and fall time*) que, en el cálculo, se suma al *Propagation Delay*; siempre en el caso del MM74HCT14MX, tal valor es 9 ns, con lo que la frecuencia máxima se convierte en 45,454 MHz, pero las pruebas con este integrado han demostrado ampliamente que es posible leer tranquilamente los 50 MHz indicados en las especificaciones del instrumento.

Vpp) y todo negativo, presente en el colector de TR1. En «G» la misma señal trasladada a la zona positiva, a la entrada de U2A. En «H» vemos la señal de salida del U2B, perfectamente cuadrada y con una amplitud de 5 Vpp. En la Imagen «I» aparece la señal bajo medida, que es ahora de 1 MHz y 12 Vpp, aún simétrica respecto al 0.

En “L” está la señal atenuada (aprox. 6 Vpp) y todo negativo, localizada sobre el colector de T1. En “M” veis la misma señal trasladada sobre la zona positiva, a la entrada de U2A. La amplitud máxima es de alrededor 5 V, debido a la intervención del zener DZ1, que recorta toda la tensión en exceso. En “N” está la señal de salida de U2B, perfectamente cuadrada y con amplitud de 5 Vpp. En las imágenes hemos usado señales simétricas respecto al 0, pero el medidor de frecuencia se comporta de la misma manera también aplicando señales solo positivas.

SECCIÓN ENTRADAS: RF

La etapa dedicada a las medidas RF permite leer frecuencias hasta 1,1 GHz y señales de amplitud mínima desde 7 a 250 mVpp. El corazón de esta parte de esquema es el prescaler de Microchip MC12080D (U1) que es un integrado capaz de aceptar frecuencias hasta los 1,1 GHz y dividir las x10, x20, x40 o x80, en base a la configuración de los pines SW1-SW2-SW3. Para mejorar la ya buena sensibilidad de tal componente, hemos recurrido a T1, un

transistor bipolar en emisor común, denominado BFP420, diseñado para los sistemas de amplificación de alta ganancia ($H_{fe}=100-150$) y bajo ruido, capaz de funcionar a frecuencias hasta 25 GHz!

Como se ve en el esquema eléctrico, la señal de entrada puede ser aplicada al BNC J2 o a la salida SMA J6, que están en paralelo entre ellos; la elección de la doble entrada está ligada a la siempre mayor difusión del SMA, sobretodo como sistema de conexión de las antenas de transmisión y recepción, y también de excelentes sondas RF. La señal viene aplicada, a través C1-R1, directamente a la base de T1 y donde es oportunamente amplificada, a continuación entra, a través C2, en el prescaler U1 (pin 1) con el valor de frecuencia original. En nuestro caso hemos adoptado, para SW1-SW2-SW3, la configuración H-L-L (el data-sheet especifica que para tener el estado H hace falta conectar el pin al positivo de la alimentación, mientras que para el L basta dejar desconectado el pin). Tal configuración corresponde a una división x40 de la frecuencia de entrada, por eso, considerando el rango de lectura de 1 MHz a 1,1 GHz, sobre el pin 4 de U1 encontraremos una frecuencia entre 25 kHz y 27,5 MHz. Considerando que la mayor parte de los valores del rango de esta entrada serían superiores a los 5,5 MHz tolerados por el micro, habíamos pensado, contrariamente a lo hecho con las otras dos entradas, aplicar di-

rectamente un divisor x10 (U3B), de manera que tengamos a la entrada del micro frecuencias comprendidas entre 2.500 Hz y 2,75 MHz.

El 74HC390 es un doble divisor de etapas (x2 e x5); también en este caso vale el mismo discurso hecho previamente para el 74HCT14 sobre la frecuencia de trabajo; la cuestión no interesa tanto a la mitad U3B, usada para la etapa RF, porque los 27,5 MHz son una frecuencia operativa alcanzable por cualquier integrado de la familia 74HC, en cuanto a la mitad U3A, usada como divisor para las etapas BF y TTL, que puede llegar a leer señales hasta los 50 MHz. El método de cálculo de la máxima frecuencia operativa es idéntico al descrito previamente. La señal de salida del prescaler es de 0,8=1,2V máximo con una corriente de 1,1 mA, por lo tanto absolutamente insuficiente para atacar al divisor HC, que requiere de una amplitud mínima de 2,4 V (posiblemente 3,15 V). Por tal razón hemos añadido la etapa constituida por C5, T2, R6 e R7, cuya función es amplificar la señal en tensión de manera que pueda ser leída correctamente por la entrada de U3B (pin 15); la salida de la primera etapa, dividida por 2 (pin 13) viene aplicada a la entrada de la segunda etapa (pin 12) y dividida por 5 (pin 9). Entonces sobre el pin 9 de U3B nos encontraremos la frecuencia original aplicada a la entrada J2 o J6, dividida x400, perfectamente limpia y a nivel lógico TTL; a través del sistema de conmutación se aplica directamente a la entrada del micro que procederá a medirla y a presentar el resultado correctamente (después de la oportuna reconversión vía software). Una parte del circuito extremadamente importante en esta etapa es la alimentación; observando el esquema eléctrico, en efecto, se nota claramente como la etapa preamplificadora y prescaler no están alimentadas directamente por los 5 V, sino por una tensión

llamada "V+". Esta es fruto de un eficaz filtrado realizado sobre los 5 V, mediante el circuito compuesto por C7, C8, L1, C9, C10, R8 y C11; podemos garantizar que sin ello habría sido imposible que la entrada RF tuviera las prestaciones actuales. La tensión V+ es perfectamente estable y limpia, también durante las mediciones RF más graves, y eso permite obviamente la medición de señales de pequeña amplitud, que de otra manera habrían quedado sumergidas entre los ruidos y auto oscilaciones de RF y no podrían haber sido detectadas correctamente. Finalmente digamos algunas palabras sobre el circuito constituido por R4-C4: se trata de un filtro R-C con la misión de eliminar todas las señales falsas que llegan a las entradas del prescaler, para mejorar las condiciones de lectura. Como todos los filtros, inciden, y no poco, sobre

la sensibilidad de la entrada. Nosotros hemos adoptado un C de 1nF y una R de 200 kohm, obteniendo los resultados que ya sabéis. Aumentando el valor de R4 (C4 está bien así) mejora la sensibilidad de entrada pero aumentan también los ruidos, por lo que el medidor de frecuencia empieza a mostrar números aleatorios sobre el display, fruto de todo lo que la preamplificación consigue captar y amplificar. Aconsejamos adoptar nuestra combinación: en ausencia de señales para medir el display muestra rigurosamente 0 (lo mismo que conectando una sonda de buena calidad); sin embargo si conectamos una sonda no idónea para las RF, el display (solo en ausencia de señal) mostrará valores al azar que desaparecerán apenas será detectada una señal estable. Este puede ser también un buen método para verificar la calidad de la sonda que

deseáis usar: si apenas la conectáis a la entrada BNC o SMA, en ausencia de señal a medir, el display muestra números al azar, entonces la sonda no tiene características validas para las mediciones RF. En la Fig. 7 describimos los varios pasos para la medición de una señal RF de 100 MHz con amplitud de 100 mVpp. También en este caso la imagen "A" muestra la señal original, detectada directamente sobre la entrada BNC, mientras la «B» evidencia la señal, amplificada por T1, que ahora es de alrededor de 370 mVpp con un offset CC de aproximadamente 0,9 V (Vmax = 1,3 V). En "C" la señal es prácticamente constante, pero ha aumentado la componente CC (ahora la Vmax es aproximadamente 2,9V); en estas condiciones viene aplicada directamente a la entrada IN del prescaler U1. En "D" está la señal sobre el pin 4 de U1, dividido

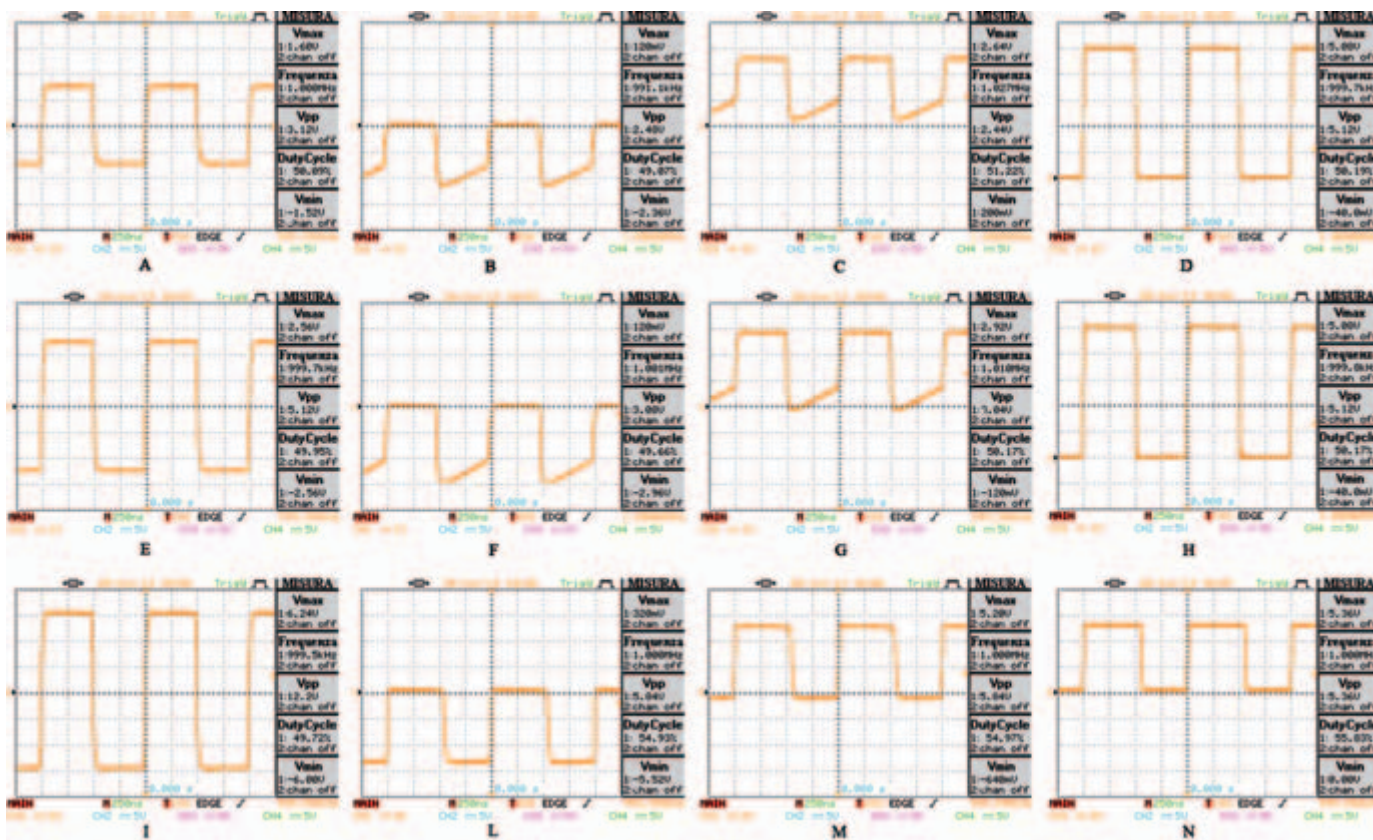


Fig. 6 - Lectura de señales TTL a una amplitud variable.

x40 en frecuencia (ahora es 2,5 MHz) que tiene una amplitud de alrededor 1,1 Vpp y una amplitud total Vmax de cerca 4 V. En "E" la señal viene nuevamente amplificada (C5, T2, R6, R7) y alcanza una amplitud de cerca 5 Vpp, con una ligera saturación sobre los picos, cosa que lo hace perfectamente compatible con la entrada TTL de U3B (74HC390), que efectúa una nueva división x10 de la frecuencia. En "F" está la señal, a la salida de U3B, destinado al micro, con amplitud 5 Vpp y frecuencia inicial dividida x400 (100 MHz->250 kHz). El divisor U3, un 74HC390, está constituido en realidad por dos parejas (U3A e U3B) de divisores x2 y x5: la primera la hemos reservado a las etapas BF y TTL, como veremos más adelante, efectuando primero la división x5 y después x2, mientras la segunda pareja la hemos usado para esta etapa, pero esta vez hemos efectuado primero la división x2 y después x5. Después veremos por qué motivo.

ETAPA DE LOS RELÉS Y DEL DIVISOR PARA BF/TTL

Describamos ahora la última parte del esquema eléctrico, físicamente colocada sobre el PCB de la Sección de entradas y acerca de la sección de conmutación de las entradas mismas y la opcional división x10 de la señal BF o TTL bajo medición. Los relés son de tipo reed SMD, muy veloces en la conmutación y muy silenciosos; consumen poquísimos, al punto de poder ser pilotados sin problemas directamente desde los pines del micro. La condición inicial al encendido es aquella de SWA-SWB-SWC al estado BAJO y con lo que los tres relés RL1-RL2-RL3 están en condiciones de reposo; esta condición, que está representada en el esquema eléctrico, provoca el encendido del LED verde LD1 (entrada BF) y lleva la señal, proveniente de la entrada BF, y denominada F_OUT_BF directamente al pin 2 (F_OUT) del conector a 6 polos

(3x2) destinado a conectarse con el PCB de la lógica, como habíamos descrito anteriormente. La señal llegará entonces directamente al micro para su medición. Hay que señalar que la misma señal llega al divisor x10 U3A (pin 14), para salir, dividida x10, por el pin 3 del mismo U3A, pero en la condición inicial se queda ahí.

Pulsando una primera vez el pulsador "entrada" (PCB Lógica), SWA y SWB se ponen ambas a nivel lógico ALTO y se excitan los relés RL1 y RL2; el primer intercambio hace que la señal tomada sea ahora la de la salida de la etapa TTL (F_OUT_TTL) y hace encender el LED rojo LD2 (entrada TTL); obviamente se apaga el verde (entrada BF). El segundo intercambio, sin embargo, ya no lleva sobre F_OUT la señal directa, pero si aquella dividida x10 por obra de U3A; así pues, apenas se activa la entrada TTL, empieza también automáticamente la división x10

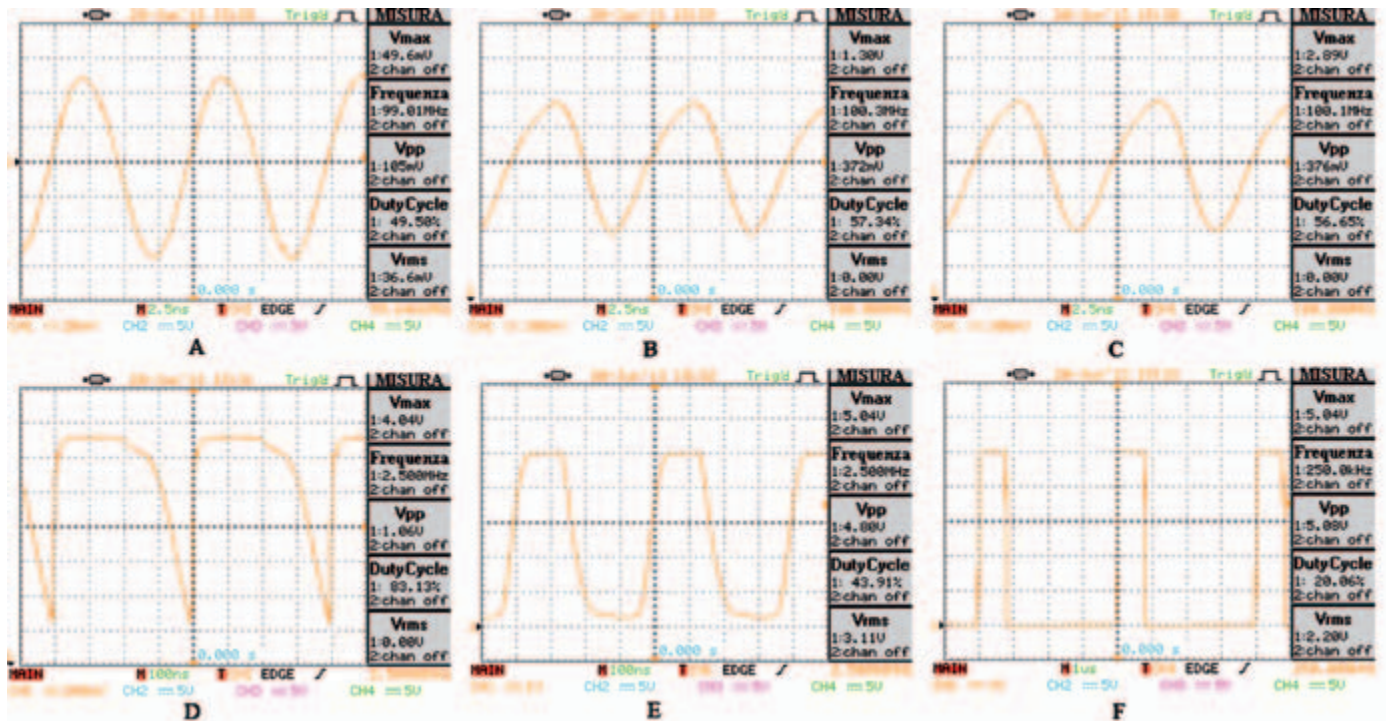


Fig. 7 - El funcionamiento de la etapa RF – medición de una señal de 100 MHz 100 mVpp.

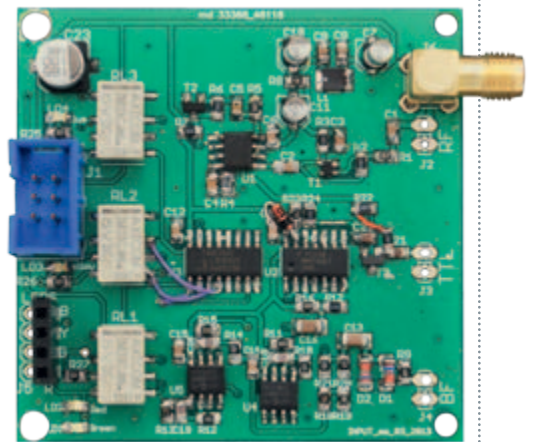
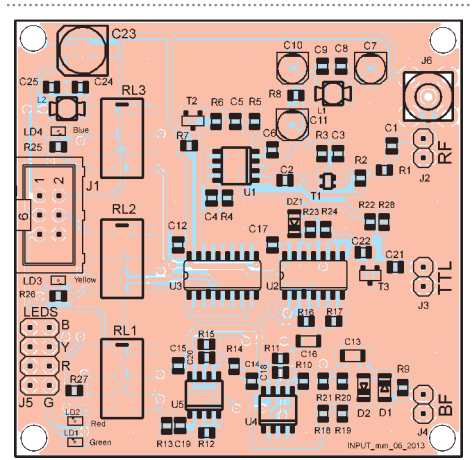
[montaje SECCIÓN ENTRADAS]

Lista de materiales:

- R1: 33 ohm (0805)
- R2: 4,7 kohm (0805)
- R3: 1,8 kohm (0805)
- R4: 200 kohm (0805)
- R5: 3,3 kohm (0805)
- R6: 20 kohm (0805)
- R7: 100 ohm (0805)
- R8: 10 ohm (0805)
- R9, R25, R26, R27: 330 ohm (0805)
- R10, R12, R14, R20, R21: 10 kohm (0805)
- R11, R16: 33 kohm (0805)
- R13, R15: 22 kohm (0805)
- R17, R24: 12 kohm (0805)
- R18: 1 kohm (0805)
- R19: 20 ohm (0805)
- R22, R28: 100 kohm (0805)
- R23: 27 kohm (0805)
- C1, C2, C3, C6, C8, C9, C12, C14, C15, C17: 100 nF cerámico (0805)
- C4: 1 nF cerámico (0805)
- C5, C24, C25: 220 nF cerámico (0805)
- C7, C10, C11: 1 μ F/16 VL electrolítico (EUUD-4x5,8)
- C13, C16: 10 μ F cerámico (0805)
- C18÷C20: 1 pF cerámico (0805)

- C21, C22: 1 μ F cerámico (0805)
- C23: 100 μ F/16 VL electrolítico (EU153CLV-0605)
- U1: MC12080D
- U2: 74HCT14D
- U3: 74HC390D
- U4, U5: MCP662
- T1: BFP420 (SOT343)
- T2, T3: BC817 (SOT23)
- L1, L2: Inductancia 33 μ H (MS50)
- D1, D2: BAT48 (MINIMELF)
- DZ1: Zener 5,1V (SOD80C)
- LD1: LED verde (0805)
- LD2: LED rojo (0805)
- LD3: LED amarillo (0805)
- LD4: LED azul (0805)
- RL1÷RL3: Relé reed G6J-2FL-Y

- Varios:
- Conector IDC 6 vías macho
 - Tira de pines macho 2 vías (3 pz.)
 - Tira de pines macho 4 vías (2 pz.)
 - Conector SMA de CS
 - Zócalo 14+14
 - Circuito impreso



(después lo comentaremos) y simultáneamente se enciende el LED amarillo LD3 (divisor x10 BF/TTL). Pulsando una segunda vez el pulsador "entrada", SWA y SWB vuelven al estado BAJO, mientras SWC pasa a ALTO; en estas condiciones viene conmutada sobre F_OUT la salida de la etapa RF (señal F_OUT_RF) y se enciende el LED azul LD4. La conmutación desconecta los 5V destinados a los otros tres LED1-2-3, que se apagan. El funcionamiento del pulsador es cíclico, así que una pulsación más lleva el estado de los relés y de los LED a la condición inicial (entrada BF activa). Habíamos visto que el relé RL2, que activa la división x10 de la señal, es activada automáticamente cada vez que se selecciona la entrada TTL, pero no es la única situación en la cual eso ocurre; en efecto, como ya dijimos, el divisor x10 sirve también para la señal BF.

Es el software quien se ocupa de gestionar automáticamente este relé (hablaremos en el próximo punto, cuando afrontaremos el firmware). En el esquema se pueden ver los tres componentes C24-L2-C25: estos representan un indispensable filtro anti-RF sobre la alimentación del relé RL3. Estos relés, en efecto, se han revelado ligeramente sensibles a señales RF de una cierta intensidad, siendo la misma bobina la que capta la señal que pasa en los contactos y aparece sobre el pin que lo controla, molestando notablemente el funcionamiento del micro. Naturalmente el problema influye solo en RL3, puesto que se encuentra colocado muy cerca del transistor T3, sobre cuyo colector, como hemos visto, pueden encontrarse frecuencias hasta más de 27 MHz con una amplitud de 4-5 Vpp. El filtro funciona muy bien,

bloqueando cualquier residuo RF. Una última nota referente al integrado U3: mencionamos el hecho que está compuesto por dos bloques separados, cada uno constituido por dos divisores, uno x2 y el otro x5, que se usan en cascada para obtener la división x10. En general se usan siempre en la secuencia x2-x5, pero esto genera en salida una señal con un ciclo de trabajo del 20%, como es evidente observando la tabla de verdad del integrado. La salida Q3 (etapa x5) muestra como la relación entre H y L es justamente de 2:10 (20%). Esto, en el caso de la entrada TTL, representa un problema porque el microcontrolador ATmega328P es capaz de leer correctamente frecuencias pares a la mitad del reloj, siempre que la señal tenga un ciclo de trabajo del 50%. En caso contrario la máxima frecuencia llega a ser exactamente igual

COUNT	OUTPUTS			
	Q ₀	Q ₁	Q ₂	Q ₃
0	L	L	L	L
1	L	H	L	L
2	L	L	H	L
3	L	H	H	L
4	L	L	L	H
5	H	L	L	L
6	H	H	L	L
7	H	L	H	L
8	H	H	H	L
9	H	L	L	H

Fig. 8. Tabla de verdad del 74HC390.

al porcentaje, respecto al reloj, representado por el ciclo de trabajo de la señal. Así, en nuestro caso, la máxima frecuencia de la señal que podríamos aplicar al micro sería de $16\text{MHz} \times 0,2 = 3,2\text{MHz}$. Este valor no representa un problema para la entrada RF, que, dividiendo cualquier señal $\times 400$ y teniendo como máximo valor garantizado 1,1 GHz, lleva al micro una frecuencia máxima de $1,1\text{GHz}/400 = 2,75\text{MHz}$; por tal razón el U3B se ha usado en la típica configuración 2×5 . Sin embargo tal ciclo de trabajo habría creado problemas en la entrada TTL, que, con esta configuración del divisor, no nos habría permitido superar el umbral de 32 MHz. Observando la Fig. 8 podemos ver como, simplemente invirtiendo las dos etapas entre ellas, es posible obtener un ciclo de trabajo del 50% (en efecto la salida Q0 de la etapa $\times 2$ tiene una relación H-L de 1:1) y esto ha permitido de evitar el problema y llegar hasta los 50 MHz (el límite, en este caso, es la máxima frecuencia operativa de los dos integrados TTL usados en esta entrada, entre ellos el mismo 74HC390).

Dicho esto, pasamos al montaje del circuito entradas: para el cableado de este PCB hemos de referirnos rigurosamente al plano de montaje y no a la foto del PCB que, como se puede notar, retrata el prototipo final, desde el que después hemos realizado un nuevo y definitivo PCB. El plano de montaje hace referencia al PCB definitivo, que es que podréis descargar de la sección descargas de la web. Habitualmente aconsejamos empezar

por los componentes pasivos de pequeño espesor: resistencias, condensadores cerámicos, impedancias; después los tres transistores y los cinco circuitos integrados. En vista de la cercanía de los componentes, para evitar que entren en contacto entre ellos es aconsejable aplicar un flux a los emplazamientos antes de soldarlos. Es necesario poner mucha atención en la soldadura de los tres transistores, que tienen los pines verdaderamente pequeños; con lo que conviene ayudarnos con una lente de aumento. En lo que se refiere a los integrados, la técnica más simple consiste en posicionar correctamente el chip sobre los emplazamientos y después soldar un pin cualquiera de la esquina (aquellos más externos y cercanos a los bordes del chip mismo); de esta forma será bastante cómodo soldar todos los otros pines, sin miedo a mover el chip. Llegados a este punto se podrá proceder con los componentes más altos: condensadores electrolíticos, conectores, la toma SMA, los relés. Una nota a propósito de los LED: hemos previsto el montaje de los LED SMD sobre el PCB y el conector J5 para el montaje de los LED de 3 mm sobre el panel frontal de la caja. Esto se debe a que el conexionado de los LED de 3 mm está previsto al final del montaje en la caja, y en fase de test los cuatro LED SMD podrían ser útiles; en particular, en referencia al LED amarillo LD3 no hemos previsto su montaje sobre el panel frontal, visto que su gestión es absolutamente automática, entonces convendría usar al menos el SMD para verificar el correcto funcionamiento del divisor $\times 10$ BF/TTL. No hay problemas para dejar al mismo tiempo conectados los LED SMD y los externos de 3 mm; para quien quiera, hemos previsto la salida del LED amarillo sobre el conector J5, para el montaje sobre

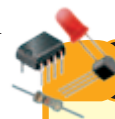


Fig. 9 - Cable plano Entradas-Lógica.

el panel frontal. En vista de la notable sensibilidad de esta etapa y las elevadas frecuencias que lo afectarán, una vez completadas todas las soldaduras conviene limpiar el PCB del todo rastro de flux, si lo habéis usado, y del desoxidante presente en el estaño. Para ello, usad alcohol isoprópicico o espray disolvente para el flux. Para realizar el cable plano de conexión entre el PCB de la etapa de las entradas y el de la lógica, sirven dos conectores hembra tipo harting 3×2 de posicionamiento polarizado, y unos de 15 cm de cable plano a 6 polos: la conexión debe ser pin-a-pin. Para filtrar la RF conviene hacer pasar el cable por el interior de un anillo de ferrita adecuado, completando un vuelta completa (Fig. 9) antes de "crimpar" los conectores.

Bien, ahora tenéis listos los tres PCB; en la segunda y última entrega veremos cómo montarlos en la caja, explicaremos el firmware y el funcionamiento del frecuencímetro.

(179083) ■



el MATERIAL

Todos los componentes utilizados en este proyecto son fáciles de encontrar. Los máster de los circuitos impresos, así como el firmware utilizado para programar el microcontrolador Atmel, se pueden descargar de la web de la revista. ¡Visita www.nuevaelectronica.com!